

UM2001A 用户手册

版本：V1.3



广芯微电子（广州）股份有限公司

<http://www.unicmicro.com/>

条款协议

本文档的所有部分，其著作权归广芯微电子（广州）股份有限公司（以下简称广芯微电子）所有，未经广芯微电子授权许可，任何个人及组织不得复制、转载、仿制本文档的全部或部分组件。本文档没有任何形式的担保、立场表达或其他暗示，若有任何因本文档或其中提及的产品所有资讯所引起的直接或间接损失，广芯微电子及所属员工恕不为其担保任何责任。除此以外，本文档所提到的产品规格及资讯仅供参考，内容亦会随时更新，恕不另行通知。

1. 本文档中所记载的关于电路、软件和其他相关信息仅用于说明半导体产品的操作和应用实例。用户如在设备设计中应用本文档中的电路、软件和相关信息，请自行负责。对于用户或第三方因使用上述电路、软件或信息而遭受的任何损失，广芯微电子不承担任何责任。
2. 在准备本文档所记载的信息的过程中，广芯微电子已尽量做到合理注意，但是，广芯微电子并不保证这些信息都是准确无误的。用户因本文档中所记载的信息的错误或遗漏而遭受的任何损失，广芯微电子不承担任何责任。
3. 对于因使用本文档中的广芯微电子产品或技术信息而造成的侵权行为或因此而侵犯第三方的专利、版权或其他知识产权的行为，广芯微电子不承担任何责任。本文档所记载的内容不应视为对广芯微电子或其他人所有的专利、版权或其他知识产权作出任何明示、默示或其它方式的许可及授权。
4. 使用本文档中记载的广芯微电子产品时，应在广芯微电子指定的范围内，特别是在最大额定值、电源工作电压范围、热辐射特性、安装条件以及其他产品特性的范围内使用。对于在上述指定范围之外使用广芯微电子产品而产生的故障或损失，广芯微电子不承担任何责任。
5. 虽然广芯微电子一直致力于提高广芯微电子产品的质量和可靠性，但是，半导体产品有其自身的具体特性，如一定的故障发生率以及在某些使用条件下会发生故障等。此外，广芯微电子产品均未进行防辐射设计。所以请采取安全保护措施，以避免当广芯微电子产品在发生故障而造成火灾时导致人身事故、伤害或损害的事故。例如进行软硬件安全设计（包括但不限于冗余设计、防火控制以及故障预防等）、适当的老化处理或其他适当的措施等。

目录

1	系统概述	1
1.1	典型应用	1
1.2	主要特性	1
2	功能框图	3
3	封装及引脚定义	4
3.1	封装管脚分布	4
3.2	引脚功能描述	4
4	寄存器定义	5
4.1	Reg05 (地址: 0x05 优化值: 0x80)	5
4.2	Reg07 (地址: 0x07 优化值: 0x1F)	5
4.3	Reg08 (地址: 0x08 优化值: 0x35)	5
4.4	Reg09 (地址: 0x09 优化值: 0xC0)	6
4.5	Reg0A (地址: 0x0A 优化值: 0x10)	6
4.6	Reg0B (地址: 0x0B 优化值: 0x00)	6
4.7	Reg0F (地址: 0x0F 优化值: 0x00)	6
4.8	Reg10 (地址: 0x10 优化值: 0x04)	7
4.9	Reg11 (地址: 0x11 优化值: 0x12)	8
4.10	Reg12 (地址: 0x12 优化值: 0x00)	8
4.11	Reg13 (地址: 0x13 优化值: 0x00)	8
4.12	Reg14 (地址: 0x14 优化值: 0x00)	9
4.13	Reg15 (地址: 0x15 优化值: 0x40)	9
4.14	Reg16 (地址: 0x16 优化值: 0x00)	9
4.15	Reg17 (地址: 0x17 优化值: 0x00)	9
4.16	Reg18 (地址: 0x18 优化值: 0x00)	9
4.17	Reg19 (地址: 0x19 优化值: 0x00)	10
4.18	Reg3F (地址: 0x3F 优化值: 0x00)	10
4.19	Reg3F (地址: 0x3F 优化值: 0x00)	10
4.20	Reg44 (地址: 0x44 优化值: 0x0C)	10
5	功能描述	11
5.1	OTP	11
5.2	LED	12
5.3	低电压检测 (LBD)	12
5.4	GPIO 功能	13
5.5	功率放大器	14
5.6	频率综合器	15
6	芯片运行	16
6.1	TWI 接口	16
6.2	运行状态	17
6.3	数据直通	17
7	应用参考	19
7.1	参考应用原理图	19
7.2	天线匹配参考参数	19
8	封装尺寸	21
8.1	ESOP8 (4.9*3.9mm)	21
9	版本维护	22

表目录

表 3-1: 引脚功能说明	4
表 5-1: OTP 相关寄存器列表	11
表 5-2: LED 相关寄存器列表	12
表 5-3: LBD 相关寄存器描述	13
表 5-4: GPIO 相关寄存器列表	13
表 5-5: 频率综合器相关寄存器列表	15
表 6-1: 数据直通相关寄存器列表	18
表 7-1: 天线匹配参数表	19

图目录

图 2-1: 功能框图.....	3
图 3-1: ESOP8 封装管脚分布图.....	4
图 6-1: TWI 接口时序图.....	16
图 6-2: 芯片运行状态图.....	17
图 6-3: 数据直通时序图.....	18
图 7-1: 参考应用原理图.....	19
图 9-1: ESOP8 封装尺寸图.....	21

1 系统概述

UM2001A 是一款工作于 200 ~ 960MHz 频段的单片集成、高性能、可独立运行的(G)FSK/OOK 发射器。内部集成的 OTP 方便用户对各种射频参数以及特色功能进行编程。该芯片以其高集成度和低功耗的设计，特别适用于低成本，低功耗，电池驱动的无线发射应用。

UM2001A 的工作载波频率是由一个低噪声小数分频频率综合器产生，频率精度可以达到 198Hz。内部集成的 VCO 自动校准机制可以保证不同工作频点的快速切换。

1.1 典型应用

- 工业传感和工业控制
- 红外发射器替代
- 无线照明控制系统
- 远程控制，无线玩具
- 遥控门禁系统（RKE）
- 智能家居
- 无线报警和安全系统

1.2 主要特性

- 功能特点
 - 内建 OTP，所有功能可编程
 - 频率范围：200 ~ 960MHz
 - 调制方式：(G)FSK, OOK
 - 数据率：
 - ✓ 0.5 ~ 300kbps (GFSK/FSK)
 - ✓ 0.5 ~ 40kbps (OOK)
 - (G)FSK 频偏：1 ~ 250KHz
 - 输出功率：-20 ~ +18dBm
 - 低电压检测和发射 LED 指示
 - 支持手动跳频
 - 支持 GPIO 切换输出功率

- 支持 PA Ramping 功能
- 符合 FCC/ ETSI 标准, 符合 RoHS 标准
- **发射电流($F_{RF}=433.92\text{MHz}$)**
 - 12mA @ +6dBm (OOK)
 - 17mA @ +13dBm (OOK)
 - 37mA @ +18dBm (OOK)
 - 17mA @ +6dBm (GFSK/FSK)
 - 29mA @ +13dBm (GFSK/FSK)
 - 64mA @ +18dBm (GFSK/FSK)
- **相位噪声 ($F_{RF}=433.92\text{MHz}$, +13dBm)**
 - -84dBc/Hz @ 100KHz
 - -105dBc/Hz @ 600KHz
 - -117dBc/Hz @ 1.2MHz
- **休眠电流**
 - 10nA
- **接口**
 - TWI 接口, 用于 MCU 控制和 OTP 编程
- **电气参数**
 - 工作电压: 1.9 ~ 3.6V
 - 工作温度: -40 ~ 105°C
 - 静电防护: $\pm 2\text{KV}$ (HBM)
 - Latchup: 200mA
- **开发支持**
 - SDK: 软件、文档、工具、参考设计
 - EVB 硬件开发板

2 功能框图

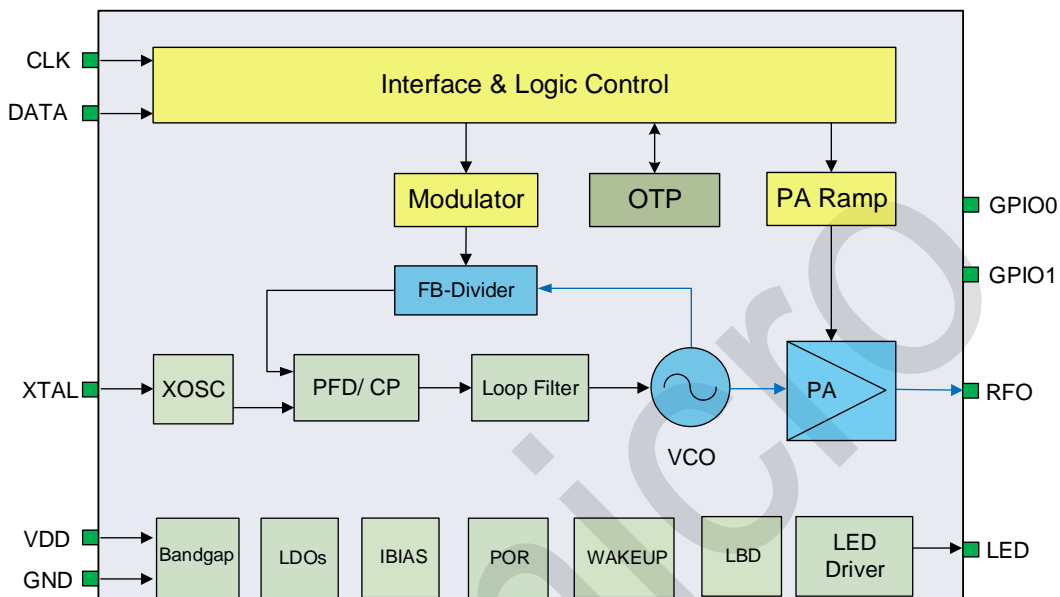


图 2-1：功能框图

3 封装及引脚定义

3.1 封装管脚分布

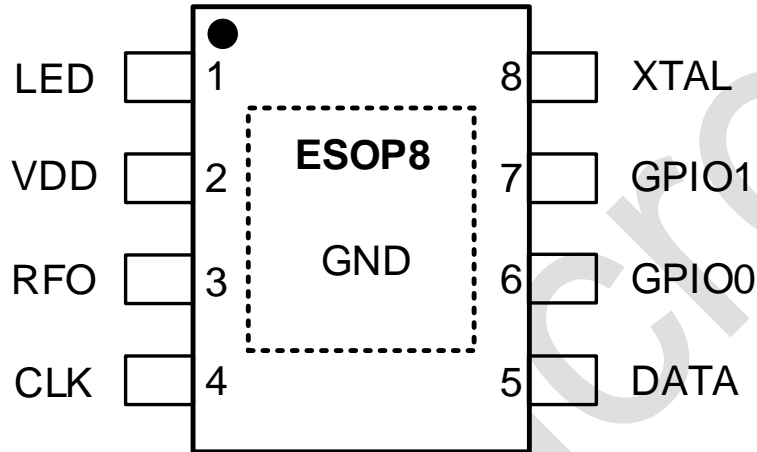


图 3-1: ESOP8 封装管脚分布图

3.2 引脚功能描述

表 3-1: 引脚功能说明

引脚编号	管脚名称	IO Type	功能描述
0	GND	G	地
1	LED	DO	LED 驱动, 开漏输出
2	VDD	P	1.9 ~ 3.6V 电源电压输入
3	RFO	RFO	射频输出
4	CLK	DI	时钟输入
5	DATA	DIO	数据输入输出端口
6	GPIO0	DI	可配置功能脚
7	GPIO1	DI	可配置功能脚
8	XTAL	AI	晶振输入

说明: RF-射频信号; A-模拟信号; D-数字信号; I-Input; O-Output; G-Ground; P-Power。

4 寄存器定义

4.1 Reg05（地址：0x05 优化值：0x80）

Bit	Name	Type	Description	Default
7:4	Reserved	-	-	4'h8
3:0	lbd_volt	R/W	LBD 电压设置： 0000: 2.0V 0001: 2.1V 1011: 3.1V(max)	4'h0

4.2 Reg07（地址：0x07 优化值：0x1F）

Bit	Name	Type	Description	Default
7:5	Reserved	-	-	3'b000
4:0	pa_gainf	R/W	PA 输出功率控制字 1： 00000: 最小 11111: 最大	5'h1F

4.3 Reg08（地址：0x08 优化值：0x35）

Bit	Name	Type	Description	Default
7	Reserved	-	-	1'b0
6:4	vb_padv	R/W	PA 驱动级偏置电压： 000: Min 111: Max	3'b011
3:0	pa_gainc	R/W	PA GAIN 配置： 0000: 最小 1111: 最大	4'h5

4.4 Reg09（地址：0x09 优化值：0xC0）

Bit	Name	Type	Description	Default
7:6	starup_wait_time	R/W	唤醒等待稳定时间： 00: 0ms 01: 5ms 10: 10ms 11: 15ms	2'b11
5:4	Reserved	-	-	2'b00
3:0	pa_gain1	R/W	PA GAIN1 配置，GPIO 控制 PA 功率： 0000: 最小 1111: 最大	4'h0

4.5 Reg0A（地址：0x0A 优化值：0x10）

Bit	Name	Type	Description	Default
7:4	Reserved	-	-	4'h1
3:0	pa_gain2	R/W	PA GAIN2 配置，GPIO 控制 PA 功率： 0000: 最小 1111: 最大	4'h0

4.6 Reg0B（地址：0x0B 优化值：0x00）

Bit	Name	Type	Description	Default
7:6	Reserved	-	-	2'b00
5	pacomp_en	R/W	扫描供电电压值，自动补偿 PA 功率： 0: disable 1: enable	1'b0
4	Reserved	-	-	1'b0
3:0	pa_gain3	R/W	PA GAIN3 配置，GPIO 控制 PA 功率： 0000: 最小 1111: 最大	4'h0

4.7 Reg0F（地址：0x0F 优化值：0x00）

Bit	Name	Type	Description	Default
7:6	Reserved	-	-	2'b00

Bit	Name	Type	Description	Default
5	led_gpio_level	R/W	控制 LED 输出电平： 0: low 1: high	1'b0
4	led_en	R/W	LED 功能使能： 0: disable 1: enable	1'b0
3:2	led_o_sel	R/W	LED 报警时选择闪烁频率： 00: 80ms 01: 40ms 10: 20ms 11: 常亮	2'b00
1:0	led_cur_sel	R/W	LED 电流选择： 00: 5mA 01: 10mA 10: 15mA 11: 20mA	2'b00

4.8 Reg10 (地址: 0x10 优化值: 0x04)

Bit	Name	Type	Description	Default
7:6	gpio1_mode	R/W	GPIO1 功能选择： 00: 无效 01: 切换信道频率 10: 切换 PA 功率 11: 无效	2'b00
5:4	gpio0_mode	R/W	GPIO0 功能选择： 00: 无效 01: 切换信道频率 10: 切换 PA 功率 11: 无效	2'b00
3	Reserved	-	-	1'b0
2	sel_gau_o	R/W	GFSK 模式时, 高斯输出： 0: FSK 1: GFSK	1'b1
1	cw_mode	R/W	载波模式输出： 0: disable 1: enable	1'b0
0	ook_en	R/W	调制模式选择： 0: FSK 1: OOK	1'b0

4.9 Reg11 (地址: 0x11 优化值: 0x12)

Bit	Name	Type	Description	Default
7:5	direct_stop_max	R/W	连续 symbols 进入睡眠: 000: 64 symbols 001: 128 symbols 111: 512 symbols	3'b000
4	direct_mode	R/W	直通模式选择, 选择从 KEY 的输入作为数据直接调制射频输出: 0: 无效 1: 直通模式	1'b1
3	direct_sleep_sel	R/W	直通模式时, 选择进入 sleep 状态的方式: 0: 检测到调制数据为 direct_stop_max 个 symbol 的连续低电平时, 进入 sleep 1: 检测到调制数据为 direct_stop_max 个 symbol 的连续低电平后, 再等待高电平进入 sleep	1'b0
2:1	Reserved	-	-	2'b01
0	wake_edge_sel	R/W	唤醒电路边沿选择: 0: 下降沿 1: 上升沿或下降沿	1'b0

4.10 Reg12 (地址: 0x12 优化值: 0x00)

Bit	Name	Type	Description	Default
7:0	rf_ch_freq[7:0]	R/W	rf_ch_freq[29:0]信道频率分频比设置, 低 22 位为小数部分。 rf_ch_freq= rf_freq/ref_freq (保留 22 位小数)。 rf_freq 为信道频率, ref_freq 为晶振参考频率。	8'h00

4.11 Reg13 (地址: 0x13 优化值: 0x00)

Bit	Name	Type	Description	Default
7:0	rf_ch_freq[15:8]	R/W	参考 Reg12 描述	8'h00

4.12 Reg14 (地址: 0x14 优化值: 0x00)

Bit	Name	Type	Description	Default
7:0	rf_ch_freq[23:16]	R/W	参考 Reg12 描述	8'h00

4.13 Reg15 (地址: 0x15 优化值: 0x40)

Bit	Name	Type	Description	Default
7:6	lo_div	R/W	PLL LO 分频模式设置: 00: 800MHz~1GHz 频段 01: 400MHz~500MHz 频段 10: 267MHz~350MHz 频段 11: 200MHz~250MHz 频段	2'b01
5:0	rf_ch_freq[29:24]	R/W	参考 Reg12 描述	6'h00

4.14 Reg16 (地址: 0x16 优化值: 0x00)

Bit	Name	Type	Description	Default
7:0	ch_step[7:0]	R/W	信道频率 STEP 的分频比设置 ch_step[15:0]: step=step_freq/ref_freq (保留 20 位小数, 取低 16 位作为 ch_step 的配置) step_freq 为信道 step 的频率, ref_freq 为参考频率	8'h00

4.15 Reg17 (地址: 0x17 优化值: 0x00)

Bit	Name	Type	Description	Default
7:0	ch_step[15:8]	R/W	参考 Reg16 描述	8'h00

4.16 Reg18 (地址: 0x18 优化值: 0x00)

Bit	Name	Type	Description	Default
7:0	dev_set[7:0]	R/W	(G)FSK 模式时调制频偏的分频比设置 dev_set[15:0]: dev_set=dev_freq/ref_freq (保留 20 位小数, 取低 16 位作为 dev_set 的配置)。 dev_freq 为调制频偏的频率, ref_freq 为参考频率	8'h00

4.17 Reg19 (地址: 0x19 优化值: 0x00)

Bit	Name	Type	Description	Default
7:0	dev_set[15:8]	R/W	参考 Reg18 描述	8'h00

4.18 Reg3F (地址: 0x3F 优化值: 0x00)

Bit	Name	Type	Description	Default
7:6	Reserved	-	-	2'b00
5	prog_done	R	OTP 编程完成标志位	1'b0
4	read_done	R	OTP 读入到寄存器完成标志位	1'b0
3:0	Reserved	-	-	4'h0

4.19 Reg3F (地址: 0x3F 优化值: 0x00)

Bit	Name	Type	Description	Default
7	debug_reg_en	R/W	写'1'后, 寄存器地址翻页	1'b0
6	otp_program	W	在 TWI 接口使能后, 写该位'1', 请求把所有寄存器数据烧写到 OTP, 完成后该位自动清 0	1'b0
5	otp_read	W	在 TWI 接口使能后, 写该位'1'后, 请求从 OTP 读取数据到寄存器, 完成后该位自动清 0	1'b0
4	tx_cmd	W	在 TWI 接口使能后, 写该位'1'使能一次发射数据包	1'b0
3	Reserved	W	-	1'b0
2	dig_rst	W	写'1'复位整个数字模块	1'b0
1	twi_off	W	写'1'关闭 TWI 接口	1'b0
0	twi_rst	W	写'1'复位 TWI 接口模块	1'b0

4.20 Reg44 (地址: 0x44 优化值: 0x0C)

Bit	Name	Type	Description	Default
7:4	Reserved	-	-	4'h0
3:0	lbd_data	R	电压值	4'hC

5 功能描述

5.1 OTP

One Time Programmable 简称 OTP，一次性编程。芯片内置 63 字节 OTP，用于保存寄存器值。芯片唤醒后 OTP 接口模块产生读时序自动从 OTP 读出数据到寄存器组。芯片唤醒流程如下图所示：

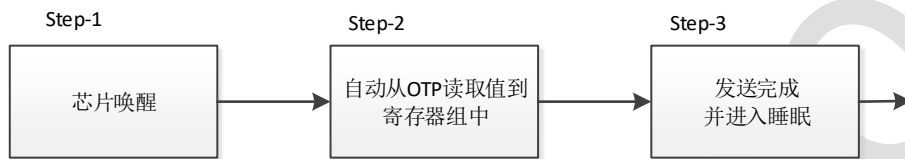


图 5-1：芯片唤醒流程

OTP 中的数据在 TWI 模式期间进行烧录，TWI 接口可发出 OTP 的读写命令，将寄存器中的数据写到 OTP，也可以从 OTP 中读取数据输出到寄存器，烧录过程如下图所示：

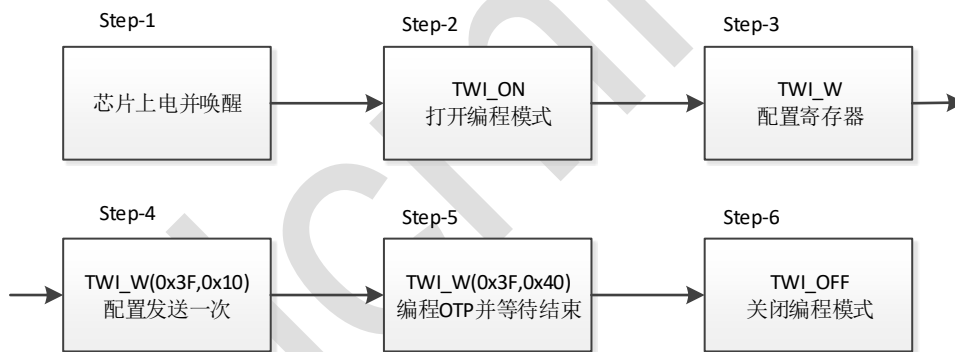


图 5-2：配置 OTP 流程

- TWI_W(0x3F,0x20)为发送 OTP 读命令，芯片会从 OTP 中读取数据写入到寄存器中，大概持续时间为 135μs 左右。
- TWI_W(0x3F,0x40)为发送 OTP 编程命令，芯片按地址逐 bit 进行编程 OTP，单个 bit 的编程时间约为 320μs，则最大编程时间约为 63*8*320μs。
- 可以通过 TWI_R(0x3F)读取 Reg3F 可判定 OTP 读和编程是否结束，bit4 是读结束标志状态，bit5 是编程完成的标志状态。

相关的寄存器如下表所示：

表 5-1：OTP 相关寄存器列表

Reg	Bit	Name	Type	Description
0x3F	6	otp_program	W	在 TWI 接口使能后，写该位'1'，请求把所有寄存器数据烧写到 OTP，完成后该位自动清 0

Reg	Bit	Name	Type	Description
	5	otp_read	W	在 TWI 接口使能后, 写该位'1'后, 请求从 OTP 读取数据到寄存器, 完成后该位自动清 0
		prog_done	R	OTP 编程完成标志位
	4	read_done	R	OTP 读入到寄存器完成标志位

5.2 LED

当 LED 功能使能时, 芯片发射信号期间 LED 会长亮; 如果电压低于设定的阈值, 则 LED 呈现闪烁状态, 闪烁频率可以灵活配置。当信号发射结束, LED 会自动关闭。LED 驱动为开漏输出, 驱动能力可以通过寄存器或 OTP 进行配置, 总共有 5mA、10mA、15mA、20mA 四个挡位。相关寄存器如下表所示:

表 5-2: LED 相关寄存器列表

Reg	Bit	Name	Type	Description
0x0F	5	led_gpio_level	R/W	控制 LED 输出电平 0: low 1: high
	4	led_en	R/W	LED 功能使能: 0: disable 1: enable
	3:2	led_o_sel	R/W	LED 报警时选择闪烁频率: 00: 80ms 01: 40ms 10: 20ms 11: 常亮
	1:0	led_cur_sel	R/W	LED 电流选择: 00: 5mA 01: 10mA 10: 15mA 11: 20mA

5.3 低电压检测 (LBD)

当 LBD 功能使能, 芯片发射信号之前会对电源电压进行检测, 可通过 TWI 接口读取电压值。LBD 可以在 2.0~3.1V 范围内设定阈值, 分辨率为 0.1V。当电源电压低于设定的阈值时, 发射期间的 LED 将呈现闪烁状态, 相关寄存器如下表所示:

表 5-3: LBD 相关寄存器描述

Reg	Bit	Name	Type	Description
0x05	3:0	lbd_volt	R/W	LBD 电压设置: 0000: 2.0V 0001: 2.1V 1011: 3.1V(max)

5.4 GPIO 功能

芯片支持 GPIO 控制 PA 输出功率和工作载波频率的切换, GPIO 最多可独立控制 4 挡 PA 输出功率或 4 个通道的载波频率; 也可以同时控制 2 挡 PA 输出功率和 2 个通道的载波频率, 相关寄存器如下表所示:

表 5-4: GPIO 相关寄存器列表

Reg	Bit	Name	Type	Description
0x10	7:6	gpio1_mode	R/W	GPIO1 功能选择: 00: 无效 01: 切换信道频率 10: 切换 PA 功率 11: 无效
	5:4	gpio0_mode	R/W	GPIO0 功能选择: 00: 无效 01: 切换信道频率 10: 切换 PA 功率 11: 无效
0x07	4:0	pa_gainf	R/W	PA 输出功率控制字 1: 00000: 最小 11111: 最大
0x08	3:0	pa_gainc	R/W	PA GAIN 配置: 0000: 最小 1111: 最大
0x09	3:0	pa_gain1	R/W	PA GAIN1 置, GPIO 控制 PA 功率: 0000: 最小 1111: 最大
0x0A	3:0	pa_gain2	R/W	PA GAIN2 配置, GPIO 控制 PA 功率: 0000: 最小 1111: 最大

Reg	Bit	Name	Type	Description
0x0B	3:0	pa_gain3	R/W	PA GAIN3 置，GPIO 控制 PA 功率： 0000：最小 1111：最大
0x16	7:0	ch_step[7:0]	R/W	信道频率 STEP 的分频比设置： ch_step[15:0]： step=step_freq/ref_freq (保留 20 位小数，取低 16 位作为 ch_step 的配置) step_freq 为信道 step 的频率， ref_freq 为晶振频率
0x17	7:0	ch_step[15:8]	R/W	参考 Reg16 描述

- GPIO 控制 4 挡 PA 输出时，GPIO 与 PA 输出对应关系如下：

GPIO0、GPIO1 输入电平	PA 寄存器 1	PA 寄存器 2
00	pa_gainf	pa_gainc
01	pa_gainf	pa_gain1
10	pa_gainf	pa_gain2
11	pa_gainf	pa_gain3

- GPIO 控制 4 通道载波频率时，GPIO 与频点对应关系如下：

GPIO0、GPIO1 输入电平	频点
00	rf_ch_freq+0*ch_step
01	rf_ch_freq+1*ch_step
10	rf_ch_freq+2*ch_step
11	rf_ch_freq+3*ch_step

- GPIO 控制 2 通道载波频率和 2 挡 PA 输出时，GPIO 与频点、PA 输出对应关系如下：

GPIO 输入电平	频点	PA 寄存器 1	PA 寄存器 2
0	rf_ch_freq+0*ch_step	pa_gainf	pa_gainc
1	rf_ch_freq+1*ch_step	pa_gainf	pa_gain1

5.5 功率放大器

芯片内部集成了高效率的单端功率放大器，输出功率可在 -20 ~ +18dBm 范围内调节，调节步进为 1dB；为了降低 PA 在开启或关闭瞬间在载波频率附近产生多余的频谱杂散，芯片内部引入了 PA 缓慢升降（PA Ramping）机制。缓变时间和功率步进可通过寄存器或 OTP 进行配置。

5.6 频率综合器

芯片内部集成了高精度的 Sigma-Delta 小数分频频率综合器，在 200~960MHz 范围内产生精准的载波频率。相关寄存器如下表所示：

表 5-5: 频率综合器相关寄存器列表

Reg	Bit	Name	Type	Description
0x12	7:0	rf_ch_freq[7:0]	R/W	rf_ch_freq[29:0]信道频率分频比设置，低 22 位为小数部分。 rf_ch_freq= rf_freq/ref_freq（保留 22 位小数）。 rf_freq 为信道频率，ref_freq 为晶振参考频率。
0x13	7:0	rf_ch_freq[15:8]	R/W	参考 Reg12 描述
0x14	7:0	rf_ch_freq[23:16]	R/W	参考 Reg12 描述
0x15	7:6	lo_div	R/W	PLL LO 分频模式设置： 00: 800MHz~1GHz 频段 01: 400MHz~500MHz 频段 10: 267MHz~350MHz 频段 11: 200MHz~250MHz 频段
	5:0	rf_ch_freq[29:24]	R/W	参考 Reg12 描述

6 芯片运行

6.1 TWI 接口

Two-Wire Interface 简称 TWI，包括时钟接口 CLK 和双向数据接口 DATA，CLK 下降沿采样数据。一个完整的 W/R 过程有十六个时钟周期。前八个周期，DATA 是输入口；后八个周期如果是写过程，DATA 是输入口；如果是读过程，DATA 是输出口。W/R 的时序如下图。

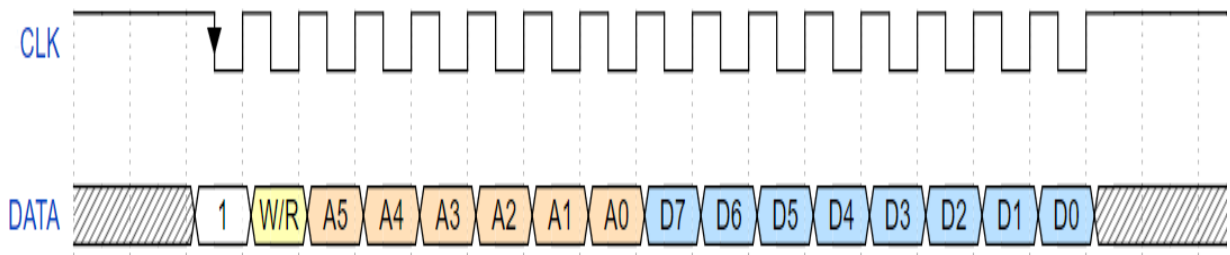


图 6-1: TWI 接口时序图

注：

- 时钟应该运行在 5MHz 以下，下降沿采样。
- 前 8 个周期为读写控制和地址位 A[5:0]，其中 W/R 为 1 表示写过程，为 0 时表示读过程。
- 写操作中 D[7:0] 为待写入数据，读操作中 D[7:0] 从芯片中读出数据。
- TWI_ON（发送 32 个连续的 0，共 32 个时钟的数据）可用于复位 TWI 电路同时也进入编程模式，以便在遇到未知错误的时候恢复 TWI 功能。
- SOFT_RST（发送 0xFF04，共十六个时钟的数据）可用于复位除了 TWI 电路以外的所有数字电路。
- TWI_RST（发送 0xFF01，共十六个时钟的数据）可用于复位 TWI 接口模块。
- TWI_OFF 是退出编程模式，即发送 0xFF02，关闭编程模式。

6.2 运行状态

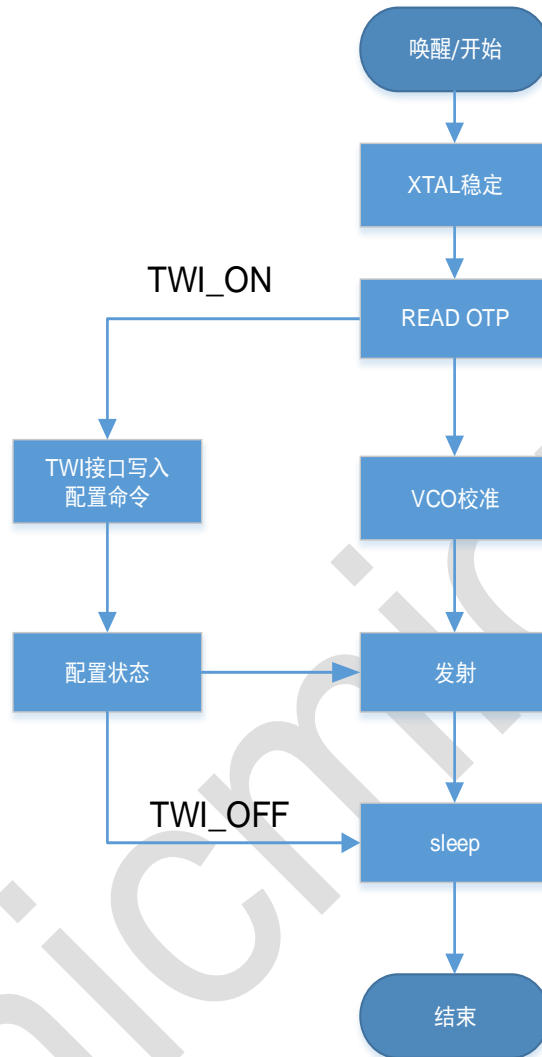


图 6-2: 芯片运行状态图

6.3 数据直通

直通模式下，发射数据通过 DATA 脚输入。DATA 脚的电平变化可唤醒芯片，唤醒的触发方式可配置为上边沿触发或下边沿触发。DATA 脚拉低一段时间（大于 t_{STOP} ）可让芯片进入睡眠状态，其 t_{STOP} 时间可配置。如下图所示，当检测到 DATA 引脚上的上升沿或者下降沿（DATA 引脚变化后的状态至少持续 10 ns (t_{HOLD})），芯片会从休眠状态进入 XO-STARTUP 状态，稳定一段时间后（大于 t_{XTAL} 和 t_{TUNE} 的总和），就可以把数据输出到 DATA 脚进行发射。从 t_{HOLD} 结束后到 t_{TUNE} 结束前，DATA 引脚的逻辑状态为“Don't Care”。在 TRANSMIT 状态下，PA 将输入数据调制后发送出去。如若需要结束传输，用户可以拉低 DATA 脚令芯片进入睡眠状态。如果唤醒触发方式配置成下降沿触发，则睡眠后数据引脚需再拉高。

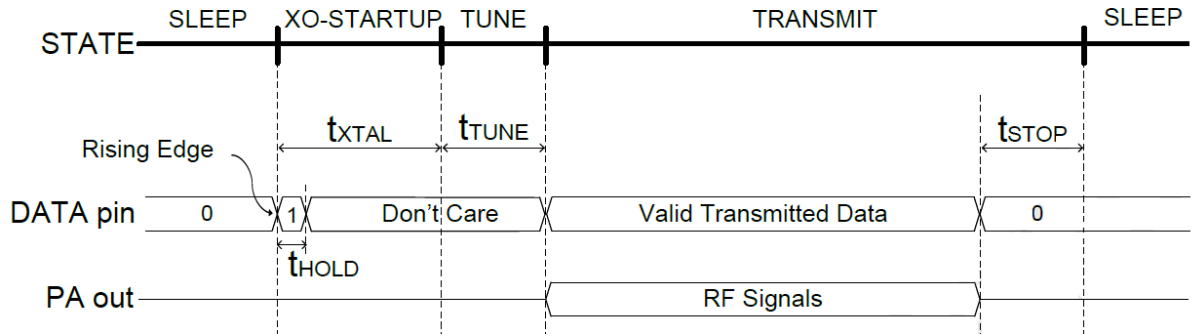


图 6-3: 数据直通时序图

相关寄存器如下表所示:

表 6-1: 数据直通相关寄存器列表

Reg	Bit	Name	Type	Description
0x11	7:5	direct_stop_max	R/W	连续 symbols 进入睡眠 000: 64 symbols 001: 128 symbols 111: 512 symbols
	4	direct_mode	R/W	直通模式选择, 选择从 KEY 的输入作为数据直接调制射频输出: 0: 无效 1: 直通模式
	3	direct_sleep_sel	R/W	直通模式时, 选择进入 sleep 状态的方式: 0: 检测到调制数据 为 direct_stop_max 个 symbol 的连续低电平时, 进入 sleep 1: 检测到调制数据为 direct_stop_max 个 symbol 的连续低电平后, 再等待高电平进入 sleep
	2:1	Reserved	-	-
	0	wake_edge_sel	R/W	唤醒电路边沿选择 0: 下降沿 1: 上升沿或下降沿

7 应用参考

7.1 参考应用原理图

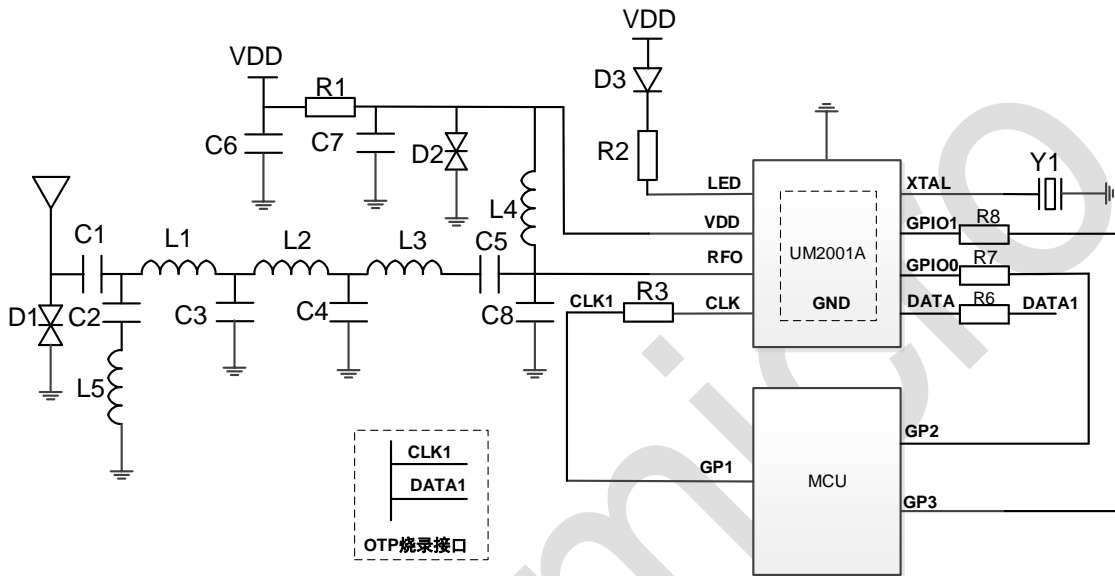


图 7-1：参考应用原理图

7.2 天线匹配参考参数

表 7-1：天线匹配参数表

位号	描述	频点				单位
		315MHz	433.92MHz	868MHz	915MHz	
C1	±5%,0402,NPO,50 V	-	7.5	-	-	pF
	±2%,0402,贴片绕线电感	27	-	5.6	5.6	nH
C2	±5%,0402,NPO,50 V	5	3	2.7	2.7	pF
C3	±5%,0402,NPO,50 V	8.2	7.5	3.9	3.9	pF
C4	±5%,0402,NPO,50 V	3.3	2.7	3	3	pF
C5	±5%,0402,NPO,50V	8.2	6.8	3.9	3.9	pF
C6	±5%,0603,NPO,50V	1	1	1	1	μF
C7	±5%,0402,NPO,50V	0.1	0.1	0.1	0.1	μF
C8	±5%,0402,NPO,50V	NC	NC	NC	NC	pF
L1	±5%,0603,贴片绕线电感	47	33	10	10	nH
L2	±5%,0603,贴片绕线电感	22	33	8.2	8.2	nH
L3	±5%,0603,贴片绕线电感	33	27	10	10	nH
L4	±5%,0603,贴片绕线电感	220	68	100	100	nH

位号	描述	频点				单位
		315MHz	433.92MHz	868MHz	915MHz	
L5	±2%,0402,贴片绕线电感	12	10	-	-	nH
	±5%,0402,贴片电阻	-	-	0	0	Ω
R1	±5%,0402,贴片电阻	0	0	0	0	Ω
R2	±5%,0402,贴片电阻	330	330	330	330	Ω
R3	±5%,0402,贴片电阻	10	10	10	10	KΩ
R4	±5%,0402,贴片电阻	10	10	10	10	KΩ
R5	±5%,0402,贴片电阻	1	1	1	1	KΩ
R6	±5%,0402,贴片电阻	1	1	1	1	KΩ
R7	±5%,0402,贴片电阻	1	1	1	1	KΩ
R8	±5%,0402,贴片电阻	1	1	1	1	KΩ
D1	ESD 保护二极管	NC	NC	NC	NC	NC
D2	ESD 保护二极管	NC	NC	NC	NC	NC
D3	LED 发光二极管	-	-	-	-	-
Y1	5032 贴片无源晶振±10PPM 18pF	24	24	24	24	MHz

注：

- C1 根据频段的不同，可能为电容或电感，具体请参考表 7-1。
- L5 根据频段的不同，可能为电感或电阻，具体请参考表 7-1。

8 封装尺寸

8.1 ESOP8 (4.9*3.9mm)

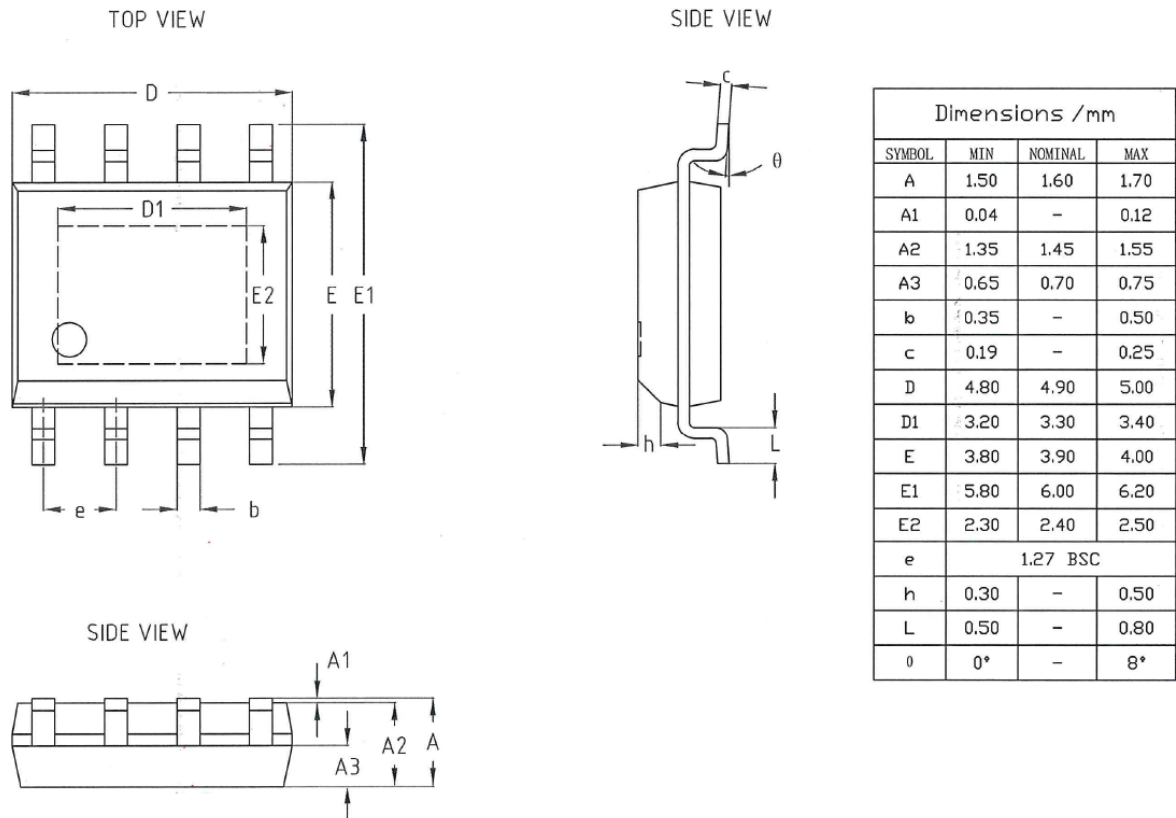


图 8-1: ESOP8 封装尺寸图

9 版本维护

版本	日期	描述
V1.0	2023.03.01	初始版
V1.1	2023.04.03	更新 Reg11 寄存器优化值
V1.2	2023.04.17	修订天线匹配参数表中 868MHz 及 915MHz 对应的 Y1 参数
V1.3	2023.11.22	更新参考原理图； 更新“数据直通”章节描述